



Java

Thread Skalierung

Glossar

Begriffserklärungen

HTA Horw

Änderungskontrolle

Version	Datum	Ausführende Stelle	Bemerkungen/Art der Änderung
1.1	2006-11-16	Rainer Meier	Initial Release

Prüfung und Freigabe

Vorname/Name	Dokumentversion	Status	Datum	Visum
Rainer Meier	1.1	Final/Draft	2006-10-31	
Marcel Aregger	1.1	Final/Draft	2006-10-31	

1. Inhaltsverzeichnis

1. Inhaltsverzeichnis	3
2. Dokumentinformationen	4
2.1. Referenzierte Dokumente	4
2.2. Definitionen und Abkürzungen	4
3. Glossar	6
4. Verzeichnisse	11
4.1. Tabellenverzeichnis	11
4.2. Index	11

2. Dokumentinformationen

2.1. Referenzierte Dokumente

Tabelle 1 Referenzierte Dokumente

Referenz	Beschreibung
[1]	Software Project Management Plan (SPMP)
[2]	Software Configuration Management Plan (SCMP)
[3]	Basisanalyse
[4]	Software Design Document (SDD)
[5]	Software Test Document (STD)
[6]	Conclusion

2.2. Definitionen und Abkürzungen

Tabelle 2 Abkürzungen

Abkürzung	Beschreibung
AMD	Advanced Micro Devices
API	Application Programming Interface
ASMP	Asymmetric Multi Processing
CAS	Compare And Swap / Compare And Set
CISC	Complex Instruction Set Computing
CMP	Chip Multi Processing
CMT	Chip Multi Threading
CPU	Central Processing Unit
DDR-RAM	Double Data Rate Random Access Memory
DEP	Date Execution Prevention (siehe auch NX)
EIST	Enhanced Intel Speed Step Technology
GC	Garbage Collection
GPL	Gnu Public License
GUI	Graphical User Interface
HT	HyperTransport
IPC	Inter Process Communication
JIT	Just In Time Compiler

Abkürzung	Beschreibung
JOMP	Java OpenMP
JVM	Java Virtual Machine
MMX	Multimedia Extension
MPI	Message Passing Interface
NUMA	Non-Uniform Memory Architecture
NUMA	Non-Uniform Memory Access
NX	No eXecute
POSIX	Portable Operating System Interface
POSIX	Portable Operating System Interface for UniX
RD-RAM	Rambus Dynamic Random Access Memory
RISC	Reduced Instruction Set Computing
SCMP	Software Configuration Management Plan
SDD	Software Design Document
SD-RAM	Synchronous Dynamic Random Access Memory
SIMD	Single Instruction Multiple Data
SMP	Symmetric Multi Processing
SPARC	Scalable Processor ARChitecture
SPMP	Software Project Management Plan
SSE	Streaming SIMD extension
STD	Software Test Document
TBB	Thread Building Blocks
TDP	Thermal Design Power
UMA	Uniform Memory Architecture
UMA	Uniform Memory Access

3. Glossar

Tabelle 3 Glossar

Begriff	Beschreibung
Affinität	<p>Bezeichnet die Zuordnung eines Prozesses/Threads zu physikalischen Recheneinheiten. Durch die Definition einer Affinitätsmaske kann gesteuert werden auf welchen Recheneinheiten die Anwendung ausgeführt werden kann.</p> <p>Siehe Erklärung in [3], Test in [5] und Auswertung in [6].</p>
AMD	Advanced Micro Devices; Hersteller von Mikroprozessoren.
API	<p>API (Application Programming Interface) definiert eine Schnittstelle zwischen verschiedenen Software Systemen. Eine API definiert typischerweise eine Reihe von Methoden, Parametern, Datentypen und Datenfeldern.</p> <p>Siehe [3].</p>
ASMP	<p>Asymmetric Multi Processing (ASMP) bezeichnet die Verarbeitung mit parallel arbeitenden Einheiten wobei einzelne Einheiten Spezialaufgaben zugewiesen sind. Somit sind nicht alle Einheiten gleichberechtigt.</p> <p>Siehe [3].</p>
Berechnungszeit	<p>Real vergangene Zeit, die ein Prozess/Thread benötigt um eine Aufgabe zu erledigen. Dies schliesst die gesamte Verarbeitungsdauer der Aufgabe ein und entspricht der Wartezeit, die der Benutzer auf ein Ergebnis warten muss.</p> <p>Vergleiche auch mit „CPU-Zeit“.</p>
Cache-Coherence	<p>Bezeichnet die Synchronisierung des Caches bei Systemen mit mehreren Prozessoren und verteilten Caches.</p> <p>Siehe [3].</p>
CAS	<p>Compare and Swap bzw. Compare and Set bezeichnet eine atomare (meist hardware-unterstützte) Operation in der ein gespeicherter Wert mit dem vermuteten Wert verglichen wird. Stimmt dieser überein, so wird ein neuer Wert gesetzt. Ansonsten wird nichts getan. CAS Funktionen erlauben Lock-freie Algorithmen.</p> <p>Siehe Erklärung in [3], Implementierung in [4], Test in [5] und Auswertung in [6].</p>
CISC	<p>Complex Instruction Set Computing: Bezeichnet Prozessoren mit einem grossen Befehlssatz. Dieser beinhaltet häufig auch komplexe Operationen, die somit mit einem Befehl abgearbeitet werden können. Vergleiche auch mit RISC.</p> <p>Siehe [3].</p>
CMP	<p>Chip Multi Processing (CMP) bezeichnet einen Chip, der in der Lage ist mehrere Prozesse gleichzeitig abzuarbeiten. Dies passiert aber auf einem Chip und nicht auf mehreren Prozessoren.</p> <p>Siehe [3], .</p>
CMT	<p>Chip Multi Threading (CMT) ist eine Technologie bei der ein Prozessor bei jedem Taktzyklus n Instruktionen (je eine pro n-Threads) einlesen kann.</p> <p>Siehe [3].</p>
Collections	<p>Ein insbesondere mit der Programmiersprache Java geläufiger Begriff für eine Sammlung von Daten(objekten) in einer Datenstruktur. Die einfachste Form einer Collection ist ein Array.</p> <p>Siehe [3].</p>

Begriff	Beschreibung
Context-Switch	Wechsel zwischen mehreren Prozessen oder Threads. Siehe [3].
CPU	Abkürzung für Central Processing Unit. Wird synonym für die deutsche Bezeichnung Hauptprozessor bzw. Prozessor verwendet.
CPU-Zeit	Die Gesamtzeit, die von einem Prozess/Thread für die Ausführung in Anspruch genommen wird. Also die Gesamtzeit in der ein Prozess/Thread auf der Hardware ausgeführt wird. Hinweis: Bei einem 2-Prozessor-System kann ein Programm mit einer Laufzeit von 10 Sekunden durchaus 20 Sekunden CPU-Zeit „verbrauchen“ da die 10 Sekunden über zwei Threads auf beiden CPUs belegt werden.
CVS	Concurrent Versioning System; Ein System zur Versionierung von Dateien (vorzugsweise Source-Code). CVS erlaubt die konkurrierende Arbeit an Quelltexten ohne diese für den exklusiven Zugriff zu sperren.
Deadlock	Ein Zustand in dem Prozesse in einer zyklischen Abhängigkeit stehen und gegenseitig auf Ressourcen warten, die nur von einem anderen Prozess freigegeben werden können. Siehe [3].
DEP	Data Execution Prevention; Eine Technologie, die es erlaubt Speicherbereiche als nicht ausführbar zu markieren. Damit verlieren Overflow-Basierende Sicherheitslücken (die grosse Masse) an Bedeutung. AMD bezeichnet die Hardware-Unterstützung als NX (No eXecute) Bit.
Garbage Collection (GC)	Bezeichnet den Prozess der Speicherverwaltung bzw. Speicher-Räumung durch die Entfernung ungenutzter Objekte. Dies ist nötig, da in Java beispielsweise der Speicher nicht in durch Destruktoren freigegeben werden kann. Siehe [3].
GUI	Graphical User Interface; Bezeichnet die Darstellung der Benutzeroberfläche durch grafische Elemente wie Knöpfe, Symbole, Menüs und Zeichnungen.
Hyper-Threading	Eine von Intel bei einigen Pentium 4 Modellen eingeführte Technologie zur verbesserten Auslastung der internen Pipeline. HyperThreading stellt gegenüber dem Betriebssystem einen zweiten (virtuellen) Prozessor zur Verfügung. Dieser ist aber physikalisch gar nicht vorhanden. Instruktionen an diesen Prozessor können die Auslastung der internen Rechen-Einheiten des Pentium 4 verbessern.
Intel	Hersteller von Mikroprozessoren. Siehe [3].
IPC	Inter-Prozess-Kommunikation: Die Kommunikation zwischen zwei Prozessen in getrenntem Kontext. Siehe [3].
Java	Eine von Sun Microsystems forcierte Programmtechnologie. Java-Programme werden nicht wie klassische C/C++ Programme in Plattformabhängige Binaries kompiliert sondern in den so genannten Bytecode. Dieser wird dann von der Java Virtual Machine interpretiert und zur Laufzeit optimiert. Java-Programme können somit auf jeder Plattform ausgeführt werden, für die eine Java Virtual Machine existiert. Siehe [3].
JIT	Wird meistens in Verbindung mit JIT-Compilern (Just In Time) verwendet. Dabei ist die Eigenschaft gemeint, dass der Code (bei Java der Bytecode) zur Laufzeit der Pro-

Begriff	Beschreibung
	grammes kompiliert und optimiert wird. Siehe Kapitel Error! Reference source not found..
JVM	Die Java Virtual Machine ist ein Interpreter für Java Bytecode. Die JVM ist dabei das Bindeglied zwischen Betriebssystem und den plattformunabhängigen Java Anwendungen. Siehe [3].
Kernel	Zentrale Teil eines Betriebssystems, der die wesentlichsten Funktionen realisiert und sich zur Laufzeit permanent im Arbeitsspeicher befindet
KLT	Kernel Level Thread, Threads die auf Betriebssystemebene implementiert werden. Sind dem OS bekannt und können auf verschiedene CPUs verteilt werden
Kontext	Thread- oder Prozesskontext repräsentiert den Zustand eines Threads oder Prozesses und ist im Thread Control Block TCB oder Process Control Block PCB gespeichert
Livelock	Ein Zustand in dem zwei oder mehr Prozesse ihren Status dauernd verändern um weiterzukommen aber trotzdem immer blockiert werden. Siehe [3].
Lock elision, Lock coarsening	Bezeichnet zwei Techniken um unnötig häufiges Locking/Unlocking zu vermeiden. Dabei werden mehrere Locking-Anfragen hintereinander zusammengefasst. Wird ein Lock gar nicht benötigt und dieser automatisch wegrationalisiert, dann nennt man das Lock coarsening. Siehe [3].
Lock Granularität	Definiert wie feinkörnig Locks auf Datenstrukturen vergeben sind. Dies kann sehr grob (ein Lock für alle Daten) oder sehr feinkörnig (bis mehrere unterschiedliche Locks pro Datenstruktur) sein. Siehe [3].
Lock Splitting	Bezeichnet allgemein die Möglichkeit einen Lock für mehrere Objekte in mehrere Locks (für jedes Objekt einen) aufzuteilen. Siehe [3].
Lock Stripping	Bezeichnet die weitere Aufteilung eines Objektes durch mehrere Locks (z.B. Array-Sektionen). Siehe [3].
MPI	Das Message Passing Interface (MPI) wird zum Nachrichtenaustausch (Inter-Process-Communication, IPC) verwendet. Dabei kann MPI transparent sowohl auf einem lokalen Rechner als auch verteilt im Netzwerk verwendet werden. Siehe [3].
Mutex Lock	Mutual Exclusion (Mutex) ist ein Programmkonstrukt welches sicherstellt, dass nur ein einziger Prozess sich innerhalb eines geschützten Bereiches aufhalten kann. Siehe [3].
NetBurst	Eine von Intel eingeführte Architektur-Bezeichnung die im Wesentlichen eine lange Pipeline und dadurch eine hohe Taktrate beinhaltet. Die Architektur wurde für Pentium 4 Prozessoren entwickelt und verwendet, wird aber nicht mehr weiter verfolgt. Siehe [3].
NUMA	Non-Uniform Memory Access (NUMA) bezeichnet eine Architektur in der jede Verarbeitungseinheit lokalen Speicher besitzt und durch Kommunikation mit den anderen

Begriff	Beschreibung
	Verarbeitungseinheiten auch deren Speicher ansprechen kann. Siehe [3].
OpenMP	Eine Spezifikation der API zur Parallelisierung von Programmen. OpenMP definiert Compiler-Direktiven damit ein Compiler den bestehenden Code parallelisieren kann. Siehe [3].
Package	Ein bei der Programmiersprache Java geläufiger Begriff für die hierarchische Sortierung von Klassen. Ähnlich den Namensräumen (engl. Namespace) bei C++. Bei der Bezeichnung <code>java.util.Vector</code> handelt es sich um den voll qualifizierten Bezeichner für die Klasse <code>Vector</code> im Package <code>java.util</code> . Siehe [3].
Pipelining	Bezeichnet die Abarbeitung einer Instruktion in vereinfachten Teilschritten. Dadurch kann die folgende Instruktion bereits eingelesen werden sobald die vorhergehende die nächste Stufe erreicht hat. Siehe [3].
POSIX Threads	POSIX definiert eine Schnittstelle zwischen Applikation und Betriebssystem. Die Schnittstelle ist plattformunabhängig definiert und erlaubt somit die portable Programmierung. POSIX Threads bezeichnet die Behandlung von Threads mit POSIX-Schnittstellen. Siehe [3].
Reordering	Bezeichnet eine Technik der Code-Optimierung. Hierbei darf der Compiler/Interpreter Anweisungen umsortieren um ein optimiertes Laufzeitverhalten zu erzielen. Dabei muss aber garantiert bleiben, dass das Endergebnis nicht verfälscht wird. Siehe [3].
RISC	Reduced Instruction Set Computing: Bezeichnet Prozessoren mit einem kleinen Befehlssatz. Komplexe Befehle werden im Gegensatz zu CISC Prozessoren in mehreren Schritten ausgeführt. Befehle wie „Wert an Speicherstelle XY inkrementieren“ werden zu „Wert laden, wert Inkrementieren, Wert zurückschreiben“. Siehe [3].
Scheduling	Bezeichnet die Tätigkeit des Betriebssystems beim Preemptiven Multitasking die Prozessorzeit nach einem bestimmten Algorithmus den einzelnen Ausführungseinheiten zuzuweisen (auf Ebene Thread oder Prozess). Siehe [3].
Skalar	Ein Prozessor in Skalarem Design verarbeitet immer nur eine Instruktion gleichzeitig. Siehe [3].
SMP	Symmetric Multi Processing (SMP) bezeichnet die Verarbeitung mit parallel arbeitenden Einheiten wobei jede Einheit gleichberechtigt behandelt wird. Siehe [3].
Starvation	Starvation ist ein Zustand in dem ein Prozess auf Ressourcen oder Daten wartet und diese nie bekommt. Der Prozess kann somit nie eine Arbeit anfangen oder erledigen. Siehe [3].
Superskalar	Ein Prozessor in superskalarem Design versucht mittels Dispatcher alle Recheneinheiten gleichzeitig auszulasten. Siehe [3].

Begriff	Beschreibung
Super-Threading	<p>Super-Threading ist eine Technologie bei der ein Prozessor bei jedem Taktzyklus eine Instruktion eines Threads einlesen kann.</p> <p>Siehe [3].</p>
Synchronisierung	<p>Allgemeine Bezeichnung für die Überwachung von konkurrierenden Zugriffen.</p> <p>Siehe [3].</p>
TBB	<p>Intel Thread Building Blocks. Eine C++ Bibliothek die Methoden zur parallelen Verarbeitung bereitstellt (Schleifenparallelisierung).</p> <p>Siehe [3].</p>
TDP	<p>Thermal Design Power. Bezeichnet die typische Leistungsabgabe von elektronischen Bauteilen. Bei der TDP handelt es sich um einen wichtigen Wert zur Dimensionierung von Kühllösungen.</p> <p>Siehe [3].</p>
Thread	<p>Ein leichtgewichtiger Prozess. Ein Thread teilt den Adressraum mit dem Prozess zu dem er gehört. Dadurch werden einerseits die Kommunikation und andererseits der Kontextwechsel beschleunigt.</p> <p>Siehe Erklärung in [3], Implementierung in [4], Test in [5] und Auswertung in [6].</p>
Thread-Safety	<p>Thread-Safety ist ein Attribut, welches bei der parallelen Programmierung verwendet wird um zu spezifizieren, dass der parallele Zugriff auf ein Objekt selbst dann sicher ist, wenn mehrere Zugriffe gleichzeitig stattfinden. Sicherheit bedeutet in diesem Zusammenhang, dass keine unerwarteten Ereignisse oder Zustände eintreten können.</p> <p>Siehe [3].</p>
UMA	<p>Uniform Memory Access (UMA) bezeichnet eine Architektur in der alle Verarbeitungseinheiten über ein gemeinsames Bussystem auf den Speicher zugreifen.</p> <p>Siehe [3].</p>

4. Verzeichnisse

4.1. Tabellenverzeichnis

Tabelle 1 Referenzierte Dokumente.....	4
Tabelle 2 Abkürzungen.....	4
Tabelle 3 Glossar	6

4.2. Index

Abkürzungen.....	4	Hyper-Threading.....	7	OpenMP.....	9
Affinität	6	Intel	7	Package.....	9
AMD.....	6	IPC.....	7	Pipelining	9
API.....	6	Java.....	7	POSIX.....	9
ASMP	6	JIT	7	Referenzen	4
Berechnungszeit.....	6	JVM	8	Reordering	9
CAS	6	Kernel	8	RISC.....	9
CISC	6	KLT.....	8	Scheduling	9
CMP.....	6	Kontext	8	Skalar.....	9
CMT	6	Livelock	8	SMP.....	9
Collections	6	Lock	8	Starvation	9
Context-Switch	7	coarsening.....	8	Superskalar.....	9
CPU	7	elosion.....	8	Super-Threading.....	10
CPU-Zeit.....	7	Granularität	8	Synchroniisierung.....	10
Deadlock.....	7	Splitting	8	TBB	10
Definitionen.....	4	Striping	8	TDP	10
DEP	7	MPI	8	Thread.....	10
Garbage Collection.....	7	Mutex	8	Safety.....	10
GC	7	NetBurst	8	UMA	10
GUI	7	NUMA.....	8		